

Développement d'un accesseur mémoire dans le cadre du projet InterFLOP.

Contexte :

Les paradigmes auxquelles les grands codes de calcul flottant sont confrontés sont désormais nombreux (problèmes plus gros, programmes fonctionnant plus longtemps, nouvelles architectures avec de nouvelles unités, nouveaux formats de représentations). Le projet InterFLOP (www.interflop.fr) financé par l'Agence Nationale de Recherche (ANR-20-CE46-0009) se propose de développer une plateforme modulaire et scalable destinée à analyser et contrôler le comportement des opérations flottantes des gros codes de calcul rencontrés dans le monde du HPC.

Ce projet regroupe les grands acteurs français (UPVD, UVSQ, CU, CEA, EDF, INTEL, ANEO, TriScale Innov) s'intéressant aux problématiques du calcul flottant avec l'objectif de fédérer les outils existants au sein d'une même plateforme pour proposer de nouvelles analyses plus précises. Cette plateforme se décline en différents *front-end* capables de prendre en charge différents types d'entrée (programme assembleur, C, C++, Python, code annoté), de suivre les données et les opérations associées afin de faire de la propagation d'incertitudes, amplification de bruits, quantification des erreurs d'arrondi et analyse de *cancellation*, ou encore optimisation du format de représentation. L'objectif étant de fournir à l'utilisateur une analyse du comportement numérique d'un programme la plus complète, précise et synthétique.

Objectif :

L'objectif de ce stage est, dans une première étape de pouvoir changer automatiquement le format de représentation des nombres afin d'envisager l'apport de trois formats de représentation des nombres dits alternatifs ou réduits (FPANR, UNUM, LNS, BF16, BF8) pour le stockage des données et/ou le calcul. Ces apports seront validés sur des kernels numériques avant d'être étendus aux applications cibles du projet InterFLOP issues du domaine de la neutronique ou de la dynamique des fluides. Afin de conduire cette étude, il faudra définir et mettre en œuvre un accesseur mémoire multiformat. Un accesseur est un composant matériel qui s'interface entre la mémoire et les unités de calcul qui prenant en entrée une adresse, renvoie un accès mémoire (en lecture ou en écriture) cohérent. En s'appuyant sur les outils existants du projet Interflop et la littérature, en particulier Verificarlo et Nsan, l'objectif sera de pouvoir aisément naviguer entre les formats et de pouvoir émuler d'autre mode de calcul le cas échéant dans une précision et un format souhaité tout en renvoyant une valeur cohérente vers et depuis la mémoire (ie. Fonctionnement similaire aux registres étendus x87).

Travail demandé :

- 1) Travail bibliographique sur les formats de représentation alternatifs
- 2) Création d'une nouvelle passe InterFLOP basée sur le front-end NSAN pour changer dynamiquement le type des données
- 3) Comparaison entre les formats sur des programmes C/FORTRAN types
- 4) Proposition d'un mécanisme d'accesseur mémoire

Contact :

- **Encadrant :**
 - David DEFOUR : david.defour@univ-perp.fr
 - Eric PETIT : eric.petit@intel.com
- **Lieu :** Laboratoire LAMPS, Université de Perpignan
- **Stage :** 6 mois rémunérés avec possibilité de poursuite en thèse.

Bibliographies :

- 1) D. Defour, FP-ANR: A representation format to handle floating-point cancellation at run-time , 25th IEEE Symposium on Computer Arithmetic (ARITH'23), June 2018.
- 2) C. Courbet, NSan: a floating-point numerical sanitizer, 30th ACM SIGPLAN CC 2021.
- 3) Yohan Chatelain, Eric Petit, Pablo de Oliveira Castro, Ghislain Lartigue, and David Defour , Automatic exploration of reduced floating-point representations in iterative methods.. In *Euro-Par 2019 Parallel Processing - 25th International Conference*, Lecture Notes in Computer Science.